

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2002年10月 4日

出願番号

Application Number:

特願2002-292277

[ST.10/C]:

[JP2002-292277]

出願人

Applicant(s):

セイコーエプソン株式会社

2003年 6月18日

特許庁長官
Commissioner,
Japan Patent Office

太田 信一郎



出証番号 出証特2003-3047067

【書類名】 特許願
【整理番号】 EP-0406501
【提出日】 平成14年10月 4日
【あて先】 特許庁長官殿
【国際特許分類】 H01L 29/78
【発明者】
【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーホームズ株式会社内
【氏名】 島田 浩行
【特許出願人】
【識別番号】 000002369
【氏名又は名称】 セイコーホームズ株式会社
【代理人】
【識別番号】 100090479
【弁理士】
【氏名又は名称】 井上 一
【電話番号】 03-5397-0891
【選任した代理人】
【識別番号】 100090387
【弁理士】
【氏名又は名称】 布施 行夫
【電話番号】 03-5397-0891
【選任した代理人】
【識別番号】 100090398
【弁理士】
【氏名又は名称】 大渕 美千栄
【電話番号】 03-5397-0891
【手数料の表示】
【予納台帳番号】 039491

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9402500

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置の製造方法

【特許請求の範囲】

【請求項1】 半導体層の上方に絶縁層を形成する工程と、

前記絶縁層の上方に、4A族、5A族および6A族の遷移金属から選択される少なくとも1種を含む金属層を形成する工程と、

塩素を含む物質とNF₃とを含むガスを用いて前記金属層をエッティングする工程と、

を含む、半導体装置の製造方法。

【請求項2】 半導体層の上方に絶縁層を形成する工程と、

前記絶縁層の上方に、4A族、5A族および6A族の遷移金属から選択される少なくとも1種を含む金属層を形成する工程と、

NF₃とフルオロカーボンとを含むガスを用いて前記金属層をエッティングする工程と、

塩素を含む物質とNF₃とを含むガスを用いて前記金属層をエッティングする工程と、

をこの順序で含む、半導体装置の製造方法。

【請求項3】 請求項1、2のいずれかにおいて、

前記塩素を含む物質と前記NF₃との合計に対する前記NF₃の流量比は、1～30%である、半導体装置の製造方法。

【請求項4】 請求項1ないし3のいずれかにおいて、

前記塩素を含む物質は、SiCl₄、Cl₂およびBCl₃から選択される少なくとも1種である、半導体装置の製造方法。

【請求項5】 半導体層の上方にゲート絶縁層となる絶縁層を形成する工程と、

前記絶縁層の上方に、第1の窒化タンタル層と体心立方格子相のタンタル層と第2の窒化タンタル層とをこの順序で形成する工程と、

塩素を含む物質とNF₃とを含むガスを用いて、前記第1の窒化タンタル層と前記体心立方格子相のタンタル層と前記第2の窒化タンタル層とをエッティングす

ることにより、ゲート電極を形成する工程と、

前記半導体層に不純物を導入して、ソース領域またはドレイン領域を構成する第1および第2の不純物層を形成する工程と、
を含む、半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体装置の製造方法における金属層のエッチング方法に関する。
特に、半導体装置の製造方法における金属ゲート電極のエッチング方法に関する

【0002】

【背景技術】

現在の半導体集積回路に用いられる絶縁ゲート電界効果トランジスタ（MISFET）では、そのゲート電極として、低抵抗化のために不純物を高濃度でドープした多結晶シリコン層が用いられることが多い。しかしながら、ゲート電極を構成する多結晶シリコン層は不純物を高濃度でドープしているにもかかわらず、チャネル反転時にゲート絶縁層側の部分が空乏化を起こしてしまうことが知られている。このような空乏化が発生してしまうと、ゲート電極と直列に容量が挿入されていることと等価になり、チャネルにかかる実効的な電界が低下してしまう。その結果、MISFETの電流駆動能力が低下する。この問題点を解決するために、低抵抗でゲート空乏化を起こさないゲート電極材料として金属を用いることが検討されている。

【0003】

特開平11-168212号公報には、金属ゲート電極としてタンタルを用いた技術が開示されている。この文献では、タンタル膜をSiCl₄プラズマで異方性エッチングすることによりゲート電極を形成することが記載されている。しかしながら、本願発明者によれば、タンタル膜をSiCl₄で異方性エッチングした場合、タンタルが均一にエッチングされずに部分的に基板上に残り、これを完全にエッチングするのに時間がかかることが確認されている。

【0004】

【特許文献1】

特開平11-168212号公報（段落0015）

【0005】

【発明が解決しようとする課題】

本発明の目的は、金属ゲート電極を良好に形成できる半導体装置の製造方法を提供することにある。

【0006】

【課題を解決するための手段】

本発明に係る半導体装置の製造方法は、

半導体層の上方に絶縁層を形成する工程と、

前記絶縁層の上方に、4A族、5A族および6A族の遷移金属から選択される少なくとも1種を含む金属層を形成する工程と、

塩素を含む物質とNF₃とを含むガスを用いて前記金属層をエッチングする工程と、

を含む。

【0007】

本発明によれば、金属層をエッチングする際に、塩素を含む物質とNF₃とを含むガスを用いることにより、金属層のエッチングを良好に行うことができる。

本願発明者によって、NF₃は、結晶面依存性、すなわち、金属の結晶面によってエッチングレートが異なる性質が塩素を含む物質に比べて少なく、どの結晶面でもほぼ均一のレートでエッチングできることが見いだされた。一方、塩素を含む物質は、結晶面依存性が比較的高いことは好ましく無いものの、絶縁層を構成する絶縁物質と金属との選択比が高いという優位性がある。したがって、塩素を含む物質とNF₃とを混合させることにより、絶縁層に対して高い選択比を確保しながら、金属層を速やかにかつ均一にエッチングすることができる。尚、4A族、5A族および6A族の遷移金属から選択される金属としては、タンタル、タングステン、モリブデン、クロム、ニオブ、バナジウム、チタン、ジルコニウム、ハフニウムなどを例示できる。

【0008】

また、本発明に係る半導体装置の製造方法は、
半導体層の上方に絶縁層を形成する工程と、
前記絶縁層の上方に、4A族、5A族および6A族の遷移金属から選択される
少なくとも1種を含む金属層を形成する工程と、
NF₃とフルオロカーボンとを含むガスを用いて前記金属層をエッチングする
工程と、
塩素を含む物質とNF₃とを含むガスを用いて前記金属層をエッチングする工
程と、
をこの順序で含む。

【0009】

本発明によれば、絶縁層に対して高い選択比を確保しながら、金属層を速や
かにかつ均一にエッチングできることに加え、エッチングにかかる時間を短縮で
きる。これは、金属層のエッチングを2段階に分け、1段階目で金属に対するエ
ッチングレートが他のガスに比べて大きいフルオロカーボンを用いているからで
ある。

【0010】

また、本発明に係る半導体装置の製造方法は、
半導体層の上方にゲート絶縁層となる絶縁層を形成する工程と、
前記絶縁層の上方に、第1の窒化タンタル層と体心立方格子相のタンタル層と
第2の窒化タンタル層とをこの順序で形成する工程と、
塩素を含む物質とNF₃とを含むガスを用いて、前記第1の窒化タンタル層と
前記体心立方格子相のタンタル層と前記第2の窒化タンタル層とをエッチングす
ることにより、ゲート電極を形成する工程と、

前記半導体層に不純物を導入して、ソース領域またはドレイン領域を構成する
第1および第2の不純物層を形成する工程と、
を含む。

【0011】

本発明によれば、ゲート絶縁層に接して窒化タンタル層が形成される。窒化

タンタルは、その仕事関数が約4.5 eVで、シリコンの真性ミッドギャップエネルギー4.61 eVと極めて近似している。その結果、金属-絶縁層-シリコンからなるMOSキャパシタにおける、フラットバンド電圧の絶対値の増加が小さく、かつ、Nチャネル絶縁ゲート電界効果トランジスタとPチャネル絶縁ゲート電界効果トランジスタとで前記絶対値の差をかなり小さくできる。したがって、Nチャネル絶縁ゲート電界効果トランジスタとPチャネル絶縁ゲート電界効果トランジスタとを混載する相補型半導体装置において、両者のしきい値バランスを正確かつ容易にコントロールできる。

【0012】

【発明の実施の形態】

次に、本発明の実施の形態について図面を参照して説明する。

【0013】

図1は、本発明の実施の形態に係る製造方法によって得られる半導体装置100を模式的に示す断面図である。半導体装置100は、CMOS型の半導体装置であって、Nチャネル絶縁ゲート電界効果トランジスタ(NMOSFET)100Aと、Pチャネル絶縁ゲート電界効果トランジスタ(PMOSFET)100Bとを含む。NMOSFET100AおよびPMOSFET100Bは、SOI(Silicon On Insulator)基板1に形成されている。SOI基板1は、支持基板1c上に、絶縁層(酸化シリコン層)1bおよび半導体層1aが積層されて構成されている。本実施の形態においては、半導体層1aはシリコン層である。尚、半導体層はバルクの半導体基板であってもよい。

【0014】

そして、NMOSFET100AおよびPMOSFET100Bは、それぞれSOI基板1のシリコン層1aに形成された素子分離領域20によって電気的に分離されている。

【0015】

各MOSFET100Aおよび100Bは、シリコン層1a上に、ゲート絶縁層2を介して、積層型のゲート電極3が形成された構造を有する。この積層型のゲート電極3は、窒化タンタル層4、体心立方格子相のタンタル層5、およびキ

マップ層としての窒化タンタル層6が順次積層されて構成されている。尚、本実施の形態においては、体心立方格子相のタンタルを α タンタルまたは $b\bar{c}c-Ta$ (body centered cubic-Ta)と記載することもある。またゲート絶縁層2の直下にはチャネル領域7、チャネル領域7の両端にはソース領域またはドレン領域を構成する不純物層8a, 8bが設けられている。

【0016】

そして、NMOSFET100Aにおいては、不純物層8a, 8bはN型に、PMOSFET100Bでは、不純物層8a, 8bはP型に形成されている。不純物層8a, 8bの上部には、シリサイド層10a, 10bがそれぞれ形成されている。

【0017】

次に、本実施の形態に係る半導体装置1000の製造方法について、図2～図6を参照して説明する。

【0018】

(a) 支持基板1c上に、絶縁層(酸化シリコン層)1bおよび低濃度のP型シリコン層1aが積層されたSOI基板1を準備する。P型シリコン層1aは、たとえば、厚さ50nm、比抵抗14～26Ω·cmで、(100)の面方位を有する。まず、図2に示すように、P型シリコン層1aに素子分離領域20を形成する。素子分離領域20は、STI(Shallow Trench Isolation)法などにより形成される。

【0019】

(b) ついで、図3に示すように、熱酸化法、CVD法などにより、ゲート絶縁層となる絶縁層2aを形成する。絶縁層2aの膜厚は3nm程度である。絶縁層2aとしては、シリコン酸化層、シリコン窒化層、シリコン窒化酸化層、あるいはこれらを積層したものを用いることができる。

【0020】

ついで、キセノンガスを用いたスパッタリング法にて、窒化タンタル層4a、体心立方格子相のタンタル層5a、およびキャップ層6aを順次、成膜する。

【0021】

窒化タンタル層4aは、導電性およびしきい値特性などの点を考慮すると、Ta_aN_xで表される、窒素とタンタルの組成比(x)が0.25~1.0であることが望ましい。

【0022】

また、キャップ層6aは、TaN_x、TaSi_xN_y、TiN_x、TiAl_xN_y、Si、および遷移金属のシリサイドなどから選択される少なくとも1種からなる材質によって形成することができる。その中でも、洗浄薬品(酸、アルカリ)に非常に強い窒化タンタル(TaN_x)が好ましい。本実施の形態においては、キャップ層6aとして、窒化タンタル層を用いている。窒化タンタル層6aは、ゲート電極のエッティング後のプロセスでタンタル層5aの酸化を防ぐキャップ層としての機能を有する。

【0023】

スパッタリングにおいては、通常用いられるアルゴンの代わりに、より質量の大きいキセノンを用いることにより、下地のゲート絶縁層2aならびにシリコン層1aに欠陥あるいはダメージを与えることなく、成膜中の層の表面にのみエネルギーを与えることが可能となる。すなわち、アルゴンの原子半径は0.188nmであるのに対し、キセノンの原子半径は0.217nmと大きく、層の中に進入しにくく、層の表面にのみ効率よくエネルギーを与えることができる。そして、アルゴンの原子量は39.95であり、キセノンの原子量は131.3であり、キセノンはアルゴンに比べて原子量が大きい。そのため、キセノンは、アルゴンに比べて、層へのエネルギーおよび運動量の伝達効率が低く、欠陥やダメージを作りにくいといえる。したがって、キセノンはアルゴンに比べ、ゲート絶縁層2aに欠陥やダメージを与えないで、窒化タンタル層4a、6aおよびタンタル層5aを形成することができる。この傾向は、クリプトンについてもいえる。

【0024】

本実施の形態においては、上述した成膜方法を採用することで、低抵抗な体心立方格子相のタンタル層5aが、窒化タンタル層4a上に格子整合によってヘテロエピタキシー成長で形成できることが確認された。体心立方格子相のタンタルは、 β タンタルに比べて抵抗が低く、電極材料に適している。具体的には、体心

立方格子相のタンタルは、 β タンタルに比べて 1 / 10 程度まで抵抗を小さくできる。

【0025】

さらに、これらの窒化タンタル層 4 a、体心立方格子相のタンタル層 5 a および窒化タンタル層 6 a は、大気にさらされることなく、連続的に形成されることが好ましい。成膜の途中で、膜を大気にさらすと、水分の付着や膜表面への酸化物形成が発生し、好ましくない。

【0026】

(c) ついで、図4に示すように、リソグラフィー技術およびドライエッチング技術により、窒化タンタル層 4 a、タンタル層 5 a および窒化タンタル層 6 a をパターニングすることによりゲート電極 3 を形成する。すなわち、ゲート電極 3 は、下地の窒化タンタル層 4、体心立方格子相のタンタル層 5 およびキャップの窒化タンタル層 6 の積層構造を有する。この例では、絶縁層 2 a もパターニングすることによりゲート絶縁層 2 を形成している。

【0027】

本実施の形態では、このパターニングにおけるドライエッチングで特定のエッチングガスを用いる点に特徴を有する。この工程では、リソグラフィーによって所定パターンのレジスト層（図示せず）を形成した後、2段階のエッチングを連続して行う。

【0028】

まず、1段階目のエッチングとして、 NF_3 とフルオロカーボン (CF_4 または C_2F_6) とを含むガスを用いて反応性イオンエッチングを行う。エッチング条件の一例として、 NF_3 と CF_4 との流量 (sccm) の比 (CF_4/NF_3) が 30 / 70、圧力 4 mTorr、基板温度 50 °C、RFバイアス 85 mW/cm² を採用できる。このときのタンタルのエッチングレートは、100 nm/分程度である。この1段階目のエッチングで、窒化タンタル層 6 a と、タンタル層 5 a の大部分（厚さの 70 ~ 80 % 程度）とをエッチングする。このようにタンタルに対するエッチングレートが他のガスに比べて大きいフルオロカーボンと、結晶面依存性が小さい NF_3 とを用いてタンタル層 5 a をエッチングすることで、

エッティングにかかる時間を短縮できる。

【0029】

ついで、2段階目のエッティングとして、塩素を含む物質とNF₃とを含むガスを用いて反応性イオンエッティングを行う。この2段階目のエッティングでは、塩素を含む物質とNF₃との合計に対するNF₃の流量比(NF₃／塩素を含む物質+NF₃)は、1～30%、好ましくは5～20%である。両者の割合がこの範囲であると、絶縁層2aに対する選択比を充分に大きくとりながら、より短時間で均一にエッティングを行うことができる。尚、塩素を含む物質としては、SiC₁₄、Cl₂およびBCl₃から選択される少なくとも1種を選択することができる。但し、絶縁層2aとの選択比の点でSiC₁₄を用いることが望ましい。エッティング条件の一例として、SiC₁₄とNF₃との混合ガスに対するNF₃の流量比が10%、圧力9mTorr、基板温度50℃、RFバイアス55mW/cm²を採用できる。このときのタンタルのエッティングレートは、40nm/分程度である。

【0030】

2段階目のエッティングでは、タンタル層5aおよび窒化タンタル層4a、を良好にエッティングできる。これは、以下のような理由によると推測される。NF₃の窒素が金属層の側面において窒化物を形成することにより、かかる窒化物が側面の保護膜として機能し、金属層の側面を垂直にエッティングすることができる。また、NF₃は、タンタルに対する結晶面依存性が少なく、どの結晶面でもほぼ均一のレートでエッティングできる。さらに、SiC₁₄とNF₃とが共存することにより、Si-C1-F系の化合物が絶縁層2a上に堆積することにより、絶縁層(この例では酸化シリコン層)2aに対するタンタル層5aおよび窒化タンタル層4aの選択比を高くできる。

【0031】

尚、本願発明者は、2段階目のエッティングにおいて、NF₃に替えてSF₆を使用することも検討した。その結果、SF₆はNF₃に比べ等方性エッティングの性質が強いことがわかった。それ故、金属層の側面を垂直にエッティングする工程においては、NF₃を使用した方が好ましい。

【0032】

(d) ついで、図5に示すように、ゲート電極3をマスクとして、NMOSFETには砒素イオンまたはリンイオンを、PMOSFETにはホウ素イオンまたは二フッ化ホウ素イオンを、 10^{20} cm^{-3} 以上の濃度になるようにイオン注入する。NMOSFETおよびPMOSFETの不純物層を形成する際には、逆極性の不純物イオンがドープされないように、レジスト層などのマスク層(図示せず)が所定領域に形成される。この後、700°C以下、好ましくは450～550°Cの低温アニールを施すことにより、セルフアラインで不純物層8a, 8bを形成することができる。

【0033】

次に、CVD (Chemical Vapor Deposition) 法にて、酸化シリコン層を、ゲート電極3が形成されたSOI基板1上に全面的に堆積した後、ドライエッチング法によりエッチバックを行い、サイドウォールスペーサ9を形成する。

【0034】

更に、遷移金属層、例えばNi層をスパッタ法にて成膜し、アニールを経て不純物層8a, 8bの露出部にニッケルシリサイド層10a, 10bを形成する。このような遷移金属としては、チタンやコバルト等、シリサイドを作れるものであればよい。その後、硫酸等の酸によりサイドウォール9上の未反応の遷移金属層を除去し、セルフアラインでシリサイド層10a, 10bを形成する。

【0035】

(e) この後は、図6に示すように、通常のCMOSプロセス技術による配線工程を経ることにより、層間絶縁層12および配線層13を形成し、半導体装置1000を完成することができる。

【0036】

図7は、2段階目のエッチングで用いられる混合ガス($\text{NF}_3 + \text{SiCl}_4$)に対する NF_3 の流量比と、絶縁物(酸化シリコンまたは窒化シリコン)と体心立方格子相のタンタルとの選択比との関係を示す図である。図7において、符号aで示すグラフは、酸化シリコンに対するタンタルの選択比(任意の単位)を示し、符号bで示すグラフは、窒化シリコンに対するタンタルの選択比(任意の単

位) を示す。

【0037】

反応性イオンエッティングの条件は、圧力9 mTorr、基板温度50°C、RFバイアス55mW/cm²である。また、サンプルは、シリコン基板上に3nmの厚さを有する酸化シリコン層または窒化シリコン層を形成し、さらに、スパッタによって30nmの厚さを有する窒化タンタル層と100nmの厚さを有する体心立方格子相のタンタル層を形成して得た。

【0038】

図7から、混合ガス($\text{NF}_3 + \text{SiCl}_4$)に対する NF_3 の流量比が1~30%、より好ましくは5~20%のときに、充分に高い選択比が得られることがわかる。

【0039】

この半導体装置の製造方法によれば、以下の特徴を有する。

【0040】

タンタル層をエッティングする際に、塩素を含む物質と NF_3 とを含むガスを用いることにより、絶縁層に対して高い選択比を確保しながら、タンタル層を速やかにかつ均一にエッティングすることができる。また、塩素を含む物質と NF_3 とを含むガスを用いたエッティングの前に、 NF_3 とフルオロカーボン(CF_4 または C_2F_6)とを含むガスを用いてエッティングを行うことにより、全体のエッティング時間を短縮できる。

【0041】

また、ゲート絶縁層2に接して窒化タンタル層4を有すると、以下の利点がある。窒化タンタルは、その仕事関数が約4.5eVで、シリコンの真性ミッドギャップエネルギー4.61eVと極めて近似している。その結果、MOSキャパシタにおける、フラットバンド電圧の絶対値の増加が小さく、しきい値の制御のためにチャネル領域にドープされる不純物の濃度を高くする必要がない。したがって、キャリア移動度の低下を防止でき、高い電流駆動能力を備えたMOSFETを高い歩留まりで得ることができる。

【0042】

以上、本発明に好適な実施の形態について述べたが、本発明は、その要旨の範囲内で各種の態様をとりうる。たとえば、ゲート電極は、窒化タンタル層とタンタル層との積層構造に限定されない。ゲート電極は、前述した4A族、5A族および6A族の金属の単層、あるいはこれらの金属の窒化物層と金属層との積層構造を有することができる。さらに、エッチングされる金属層はゲート電極に用いられることが好ましいが、他の配線層であっても構わない。

【図面の簡単な説明】

【図1】 本実施の形態に係る製造方法により得られる半導体装置を示す断面図。

【図2】 本実施の形態に係る半導体装置の製造方法を示す断面図。

【図3】 本実施の形態に係る半導体装置の製造方法を示す断面図。

【図4】 本実施の形態に係る半導体装置の製造方法を示す断面図。

【図5】 本実施の形態に係る半導体装置の製造方法を示す断面図。

【図6】 本実施の形態に係る半導体装置の製造方法を示す断面図。

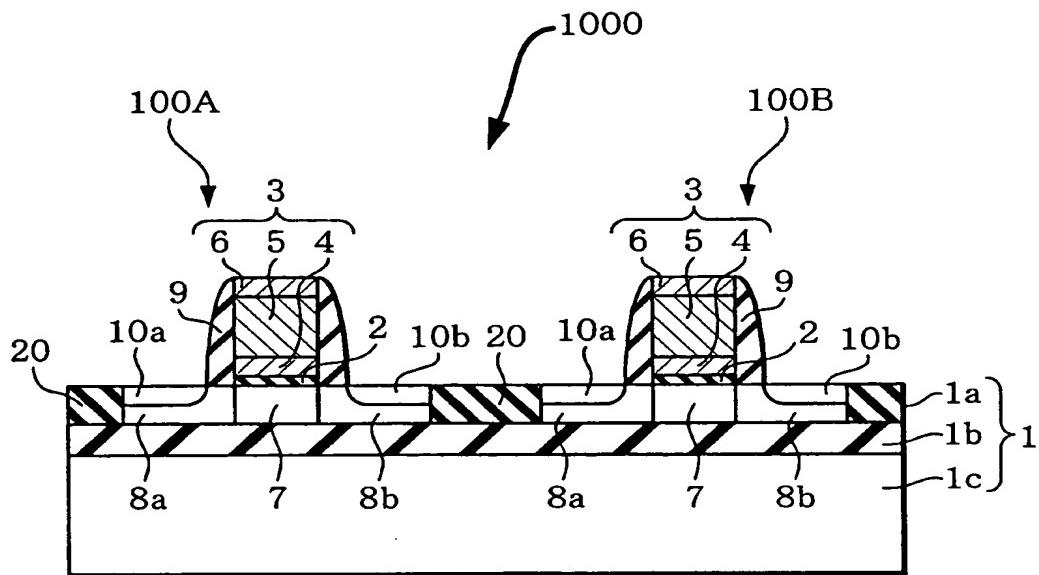
【図7】 エッチングガスの組成と選択比との関係を示す図。

【符号の説明】

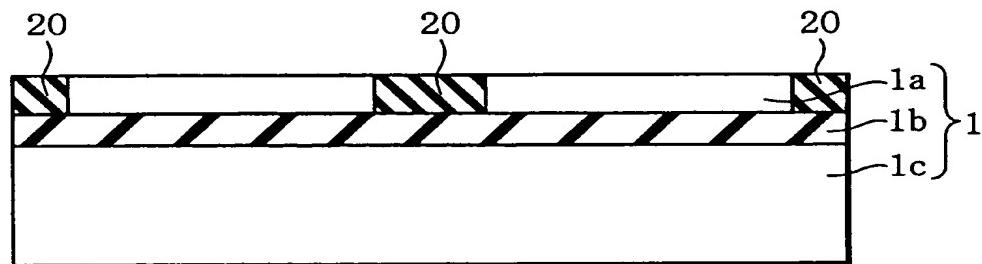
1 SOI基板、1a 半導体層、1b 絶縁層（酸化シリコン層）、1c 支持基板、2 ゲート絶縁層、3 積層型のゲート電極、4 窒化タンタル層、5 体心立方格子相のタンタル層、6 窒化タンタル層、20 素子分離領域

【書類名】 図面

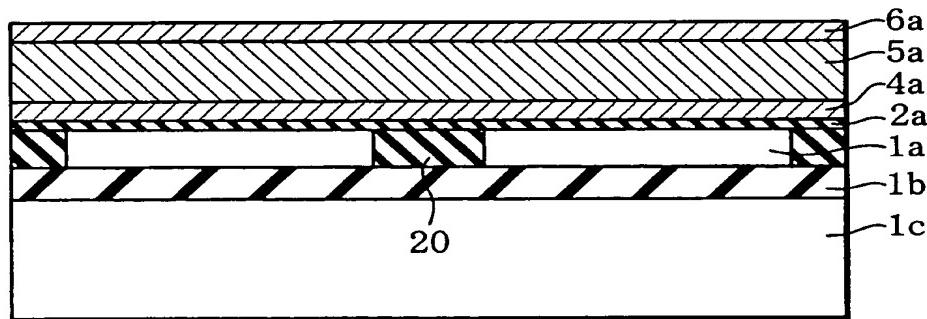
【図1】



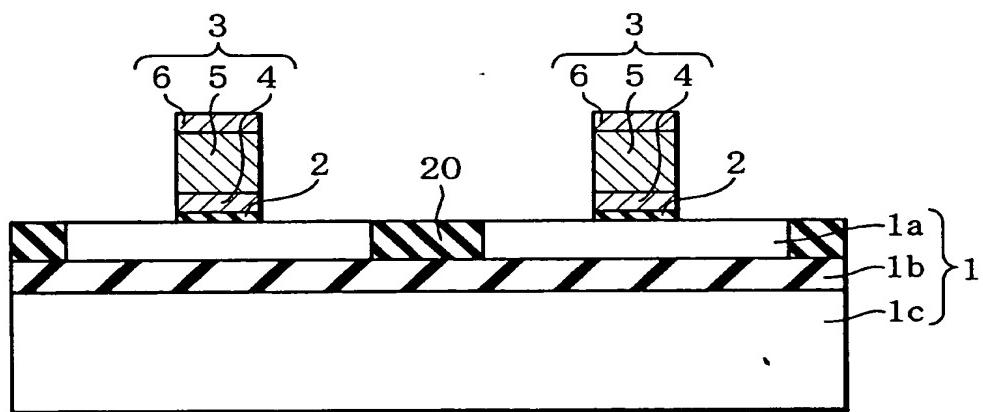
【図2】



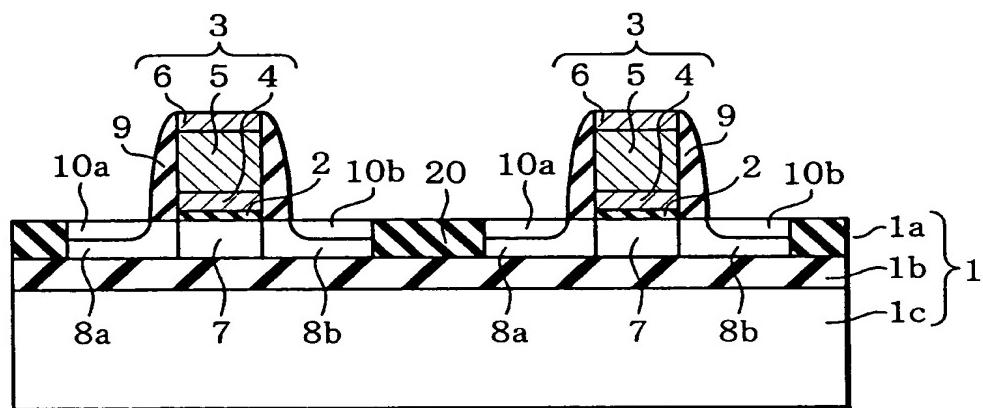
【図3】



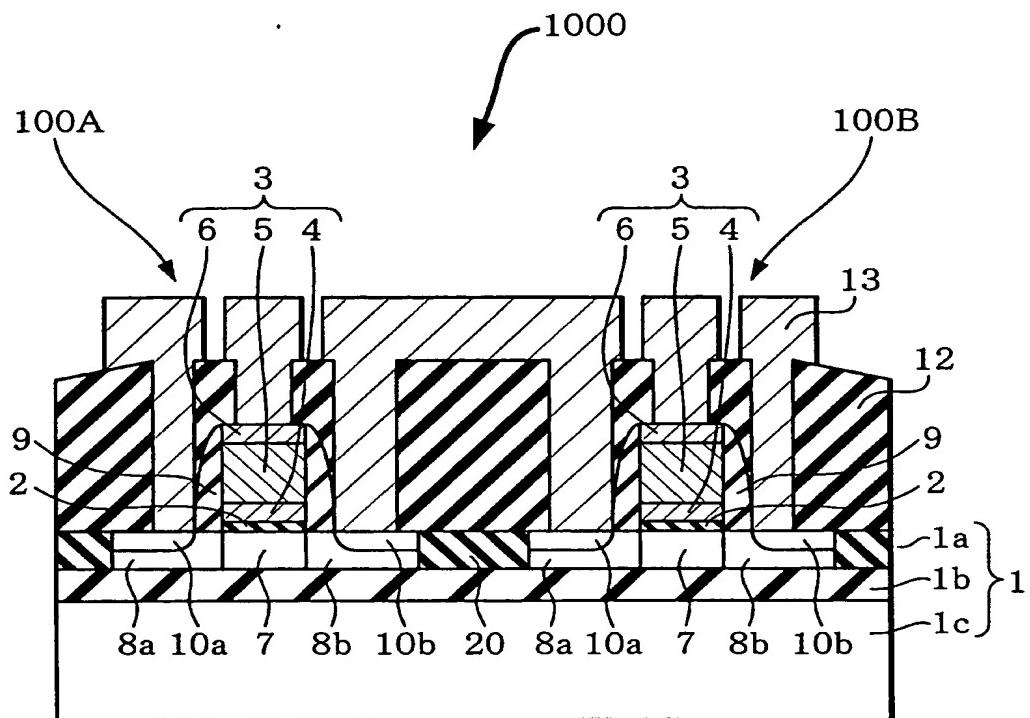
【図4】



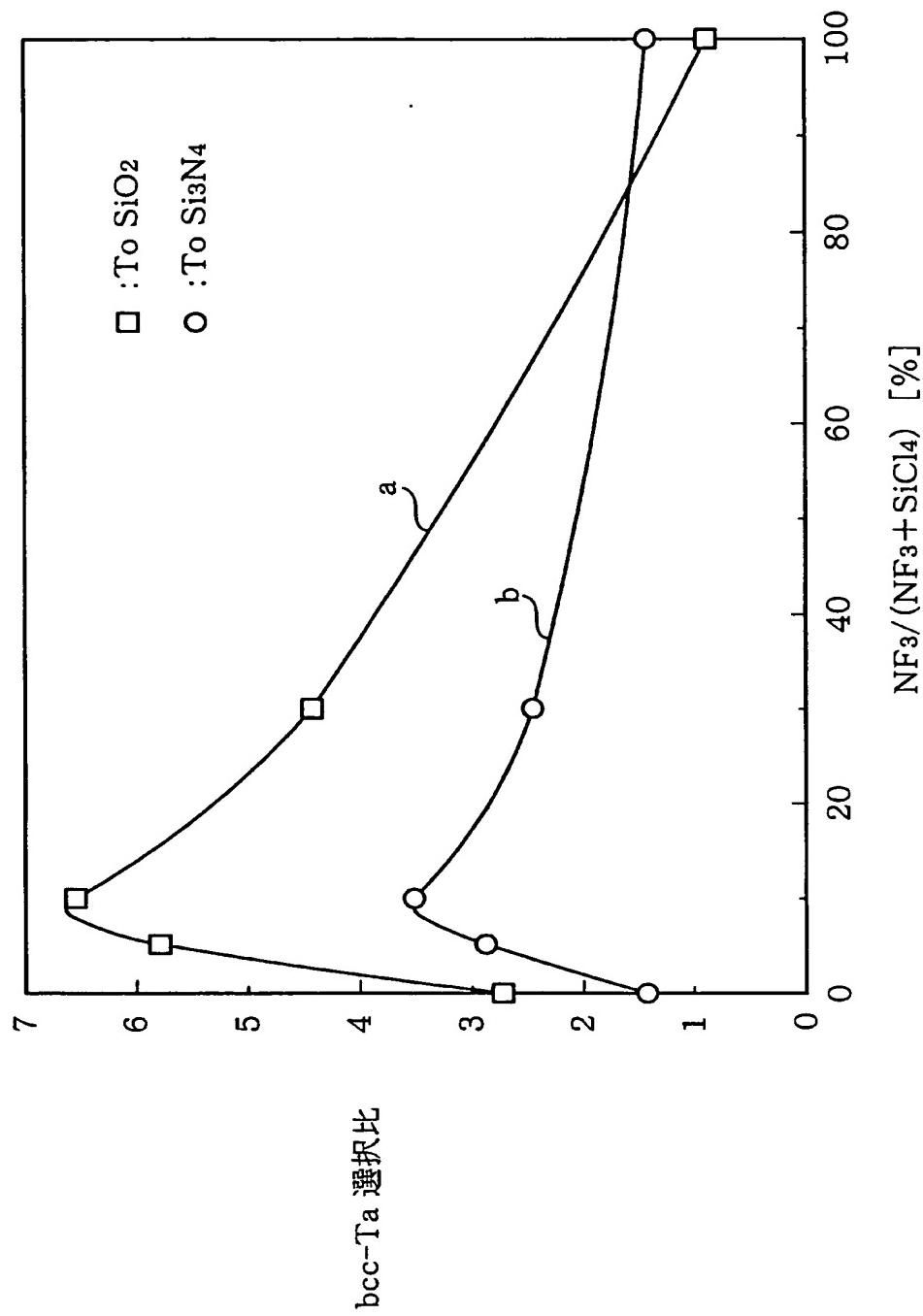
【図5】



【図6】



【図7】



【書類名】 要約書

【要約】

【課題】 半導体装置の製造方法に関し、好適な金属層のエッティング方法を提供すること。

【解決手段】 半導体装置の製造方法は、半導体層の上方に絶縁層を形成する工程と、前記絶縁層の上方に4A族、5A族および6A族の遷移金属から選択される少なくとも1種を含む金属層を形成する工程と、塩素を含む物質とNF₃とを含むガスを用いて前記金属層をエッティングする工程と、を含む。

【選択図】 図4

出願人履歴情報

識別番号 [000002369]

1. 変更年月日 1990年 8月20日

[変更理由] 新規登録

住 所 東京都新宿区西新宿2丁目4番1号

氏 名 セイコーエプソン株式会社